

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8-147803

(43) 公開日 平成8年(1996)6月7日

(51) Int. Cl.⁶

G 1 1 B 15/07
23/107

識別記号

庁内整理番号

Z 9369-5 D

F I

技術表示箇所

審査請求 未請求 請求項の数 1 1 O L

(全 1 2 頁)

(21) 出願番号 特願平6-281714

(22) 出願日 平成6年(1994)11月16日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 江龍 康雄

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像メディア研究所内

(72) 発明者 布施 健二

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像メディア研究所内

(72) 発明者 賀来 信行

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像メディア研究所内

(74) 代理人 弁理士 高橋 明夫 (外1名)

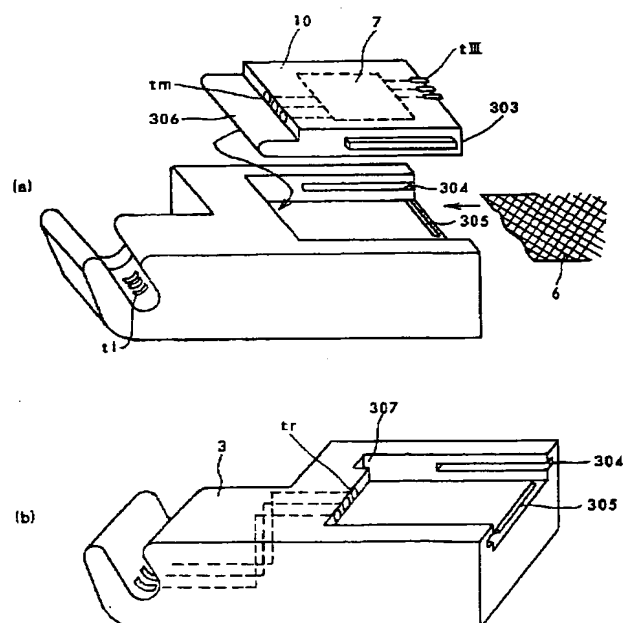
(54) 【発明の名称】 データカートリッジおよびそれを駆動する装置

(57) 【要約】

【目的】 テープカートリッジなどに半導体メモリを実装する場合において、その半導体メモリの接続端子を物理的および電氣的に保護し、しかも、カートリッジ筐体の設計変更やその構造の複雑化を招くことなく、安価に製造可能なようにする。

【構成】 テープなど本来の磁気記録媒体に加え、メモリ素子を搭載するデータカートリッジにおいて、メモリ素子を含むメモリブロックが、前記磁気記録媒体を外部に引き出すためのリーダブロックと組み合わせるようにする。そして、そのメモリ素子へアクセスするための電氣的な接続端子を、メモリブロックまたはリーダブロックの表面にくるようにして、メモリ素子へのアクセスを確保する。また、複数の接続端子を持ち、様々な状態のときでも、メモリ素子へのアクセスできるようにする。

図 4



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項 1】 磁気記録媒体を内蔵し、
その磁気記録媒体に情報を記憶し、
それを駆動する装置により、その情報の読みだし書き込みがおこなえ、

しかも、その磁気記録媒体に加え、メモリ素子を搭載するデータカートリッジにおいて、

前記メモリ素子を含むメモリブロックが、前記磁気記録媒体を外部に引き出すためのリーダーブロックと組み合わせられ、

前記メモリ素子へアクセスするための一つ以上の電気的な接続端子が、前記メモリブロックまたは前記リーダーブロックの表面に存在することを特徴とするデータカートリッジ。

【請求項 2】 前記メモリブロックが、前記リーダーブロックと組み合わせられる場合において、

前記メモリブロックと前記リーダーブロックをスライド構造で結合させることを特徴とする請求項 1 記載のデータカートリッジ。

【請求項 3】 前記メモリブロックと前記リーダーブロックの間に、磁気記録媒体をはさみ込んで取り付けることを特徴とする請求項 2 記載のデータカートリッジ。

【請求項 4】 前記メモリブロックが、前記リーダーブロックと組み合わせられる場合において、

前記リーダーブロックにはめ込み穴を設け、
そのはめ込み穴に前記メモリブロックをはめ込むことを特徴とする請求項 1 記載のデータカートリッジ。

【請求項 5】 前記データカートリッジを駆動する装置が、前記磁気記録媒体を引き出すアームを備え、

前記リーダーブロックのフック部分が、前記アームの先端に設けられたピンのシャフトをグリップして引き出される構造であって、

前記リーダーブロックのフック部分に、前記メモリ素子へアクセスするための第 1 の接続端子を有することを特徴とする請求項 1 ないし請求項 4 記載のいずれかのデータカートリッジ。

【請求項 6】 前記メモリブロックが、前記リーダーブロックと組み合わせられる場合において、

前記メモリ素子へアクセスするための第 3 の接続端子が、磁気記録媒体を引き出す方向の後方の側面に設けられていることを特徴とする請求項 1 ないし請求項 4 記載のいずれかのデータカートリッジ。

【請求項 7】 前記メモリブロックが、前記リーダーブロックと組み合わせられる場合において、

前記メモリ素子へアクセスするための第 3 の接続端子が、このデータカートリッジの上面または下面の方向を向かって設けられていることを特徴とする請求項 1 ないし請求項 4 記載のいずれかのデータカートリッジ。

【請求項 8】 前記メモリブロックが、前記リーダーブロックと組み合わせられる場合において、

前記メモリ素子へアクセスするための第 3 の接続端子が、このデータカートリッジの内側または外側の側面の方向を向かって設けられていることを特徴とする請求項 1 ないし請求項 4 記載のいずれかのデータカートリッジ。

【請求項 9】 前記第 3 の接続端子と接続するための第 4 の接続端子と、

別の位置に設けられ、外部と電気的に接続するための第 5 の接続端子と、

10 これら第 4 の接続端子と第 5 の接続端子を結ぶ配線とを、

前記カートリッジ筐体に備えることを特徴とする請求項 6 ないし請求項 8 記載のいずれかのデータカートリッジ。

【請求項 10】 前記磁気記録媒体を引き出すアームを備え、

そのアームの先端にピンを有し、

そのピンのシャフト部分が、前記リーダーブロックのフック部分にグリップされて引き出される前記データカートリッジを駆動する装置において、

前記シャフトに、請求項 5 記載の第 1 の接続端子と接続するための円環状の第 2 の接続端子を設けたことを特徴とする請求項 5 記載のデータカートリッジを駆動する装置。

【請求項 11】 前記記録媒体を巻き取る巻き取りリールを有し、

その巻き取りリールが、前記リーダーブロックを差し込んで、前記記録媒体を巻き取る構造の前記データカートリッジを駆動する装置において、

30 前記リーダーブロックを差し込む部分に、
請求項 7 または請求項 8 記載の第 3 接続端子と接続するための第 6 の接続端子を設けたことを特徴とする請求項 7 または請求項 8 記載のデータカートリッジを駆動する装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、データカートリッジおよびそれを駆動する装置に係り、データストレージシステムの記録媒体として用いられるテープカートリッジ等において、そのカートリッジに IC メモリなどのメモリ素子を装備するときに、そのメモリ端子をゴミ、静電気などから保護し、しかも、従来のカートリッジの筐体に変更を加えることなく、低コストで製造可能なデータカートリッジおよびそれを駆動する装置に関する。

【0002】

【従来の技術】 従来、カートリッジにメモリ素子を搭載する技術については、特開昭 56-74880 号公報に記載されたカセットケース内に半導体メモリを収納し、外側にメモリ端子を露出させ、このメモリ端子と接触する検出器によりメモリ内データを検出する構成が知られ

ている。

【0003】また、特開昭63-164084号公報には、カセットケースに半導体メモリを埋め込み、外側にメモリ端子を露出させ、このメモリにテープのインデックス情報などを記憶する構成の技術が開示されている。

【0004】

【発明が解決しようとする課題】上記従来技術は、テープなどを収納するカートリッジに半導体メモリを搭載し、その半導体メモリに、テープの記録情報や検索情報を記憶させ、補助記憶としての使い勝手を良くする技術

に関するものである。

【0005】しかしながら、上記従来技術は、カートリッジに半導体メモリを実装する場合に、接続された端子が露出させたまま実装している。このため静電気などの外乱により半導体メモリに記憶されたデータの破壊されたり、あるいは半導体メモリ自身の損傷の恐れがあるという問題点があった。

【0006】一方、カートリッジに半導体メモリを実装する場合に、従来技術では、カートリッジ筐体の内部、または、外部に半導体メモリを取り付け、しかるべく接続端子を設けるわけであるが、このときに従来のカートリッジ筐体に設計変更を加えなければならず、カートリッジ筐体の構造も複雑になって、製造コストが高くなるという問題点があった。また、カートリッジ自体が小型化する傾向にあるので、カートリッジ筐体に半導体メモリを取り付けるのは、この小型化の障壁になるという問題点があった。

【0007】本発明は、上記従来技術の問題点を解決するためになされたもので、その目的は、カートリッジに半導体メモリを実装する場合において、その半導体メモリの接続端子を物理的および電氣的に保護し、しかも、カートリッジ筐体の設計変更やその構造の複雑化を招くことなく、安価に製造可能なデータカートリッジおよびその駆動装置を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するため、本発明のデータカートリッジに係る発明の構成は、磁気記録媒体を内蔵し、その磁気記録媒体に情報を記憶し、それを駆動する装置により、その情報の読みだし書き込みがおこなえ、しかも、その磁気記録媒体に加え、メモリ素子を搭載するデータカートリッジにおいて、前記メモリ素子を含むメモリブロックが、前記磁気記録媒体を外部に引き出すためのリーダーブロックと組み合わせられ、前記メモリ素子へアクセスするための一つ以上の電氣的な接続端子が、前記メモリブロックまたは前記リーダーブロックの表面に存在するようにしたものである。

【0009】また、上記データカートリッジの組み合わせについて詳しくは、前記メモリブロックが、前記リーダーブロックと組み合わせられる場合において、前記メモリブロックと前記リーダーブロックをスライド構造で結合さ

せるようにしたものである。

【0010】より詳しくは、前記データカートリッジにおいて、前記メモリブロックと前記リーダーブロックの間に、磁気記録媒体をはさみ込んで取り付けするようにしたものである。

【0011】また、上記データカートリッジの組み合わせについて別に詳しくは、前記メモリブロックが、前記リーダーブロックと組み合わせられる場合において、前記リーダーブロックにはめ込み穴を設け、そのはめ込み穴に前記メモリブロックをはめ込むようとしたものである。

【0012】また、上記データカートリッジの電氣的な接続について詳しくは、前記データカートリッジを駆動する装置が、前記磁気記録媒体を引き出すアームを備え、前記リーダーブロックのフック部分が、前記アームの先端に設けられたピンのシャフトをグリップして引き出される構造であって、前記リーダーブロックのフック部分に、前記メモリ素子へアクセスするための第1の接続端子を有するようにしたものである。

【0013】別に詳しくは、前記メモリブロックが、前記リーダーブロックと組み合わせられる場合において、前記メモリ素子へアクセスするための第3の接続端子が、前記メモリ素子へアクセスするための第3の接続端子が、磁気記録媒体を引き出す方向の後方の側面に設けられているようにしたものである。

【0014】また別に詳しくは、上記データカートリッジにおいて、前記メモリブロックが、前記リーダーブロックと組み合わせられる場合において、前記メモリ素子へアクセスするための第3の接続端子が、このデータカートリッジの上面または下面の方向を向かって設けられているようにしたものである。

【0015】さらに別に詳しくは、上記データカートリッジにおいて、前記メモリブロックが、前記リーダーブロックと組み合わせられる場合において、前記メモリ素子へアクセスするための第3の接続端子が、このデータカートリッジの内側または外側の側面の方向を向かって設けられているようにしたものである。

【0016】より詳しくは、上記別に詳しく説明したデータカートリッジにおいて、前記第3の接続端子と接続するための第4の接続端子と、別の位置に設けられ、外部と電氣的に接続するための第5の接続端子と、これら第4の接続端子と第5の接続端子を結ぶ配線とを、前記カートリッジ筐体に備えるようにしたものである。

【0017】次に、上記目的を達成するため、本発明のデータカートリッジを駆動する装置に係る発明の構成は、上記第1の接続端子を有するリーダーブロックを備えたデータカートリッジを駆動する装置において、前記磁気記録媒体を引き出すアームを備え、そのアームの先端にピンを有し、そのピンのシャフト部分が、前記リーダーブロックのフック部分にグリップされて引き出される前記データカートリッジを駆動する装置において、前記シ

ャフトに、前記第 1 の接続端子と接続するための円環状の第 2 の接続端子を設けたようにしたものである。

【0018】また、上記目的を達成するため、本発明のデータカートリッジを駆動する装置に係る発明の別の構成は、上記第 3 の接続端子が、データカートリッジの内側もしくは外側の側面、または上面もしくは下面の方向に向く構成のデータカートリッジを駆動する装置において、前記記録媒体を巻き取る巻き取りリールを有し、その巻き取りリールが、前記リーダーブロックを差し込んで、前記記録媒体を巻き取る構造であって、前記リーダーブロックを差し込む部分に、前記第 3 接続端子と接続するための第 6 の接続端子を設けたようにしたものである。

【0019】

【作用】本発明によれば、メモリ素子を含むメモリブロックをリーダーブロックの中に持たせる構造にする。したがって、外部にあらわれる接続端子は、リーダーブロックの表面にくることになる。このリーダーブロックは、ライブラリ装置においているときや運搬中には、カートリッジ筐体に収納されているため、物理的に保護されており、静電気などの電氣的な外乱に対しても保護されていることになる。

【0020】また、メモリ素子をリーダーブロックの中に持たせるため、従来のカートリッジ筐体に一切、変更を加えることがない。

【0021】さらに、ライブラリ装置格納中、スレッドアームでテープを引き出しているとき、テープを巻き取りリールで巻き取っているとき、いずれのモードでもメモリ素子のアクセスが可能なので、メモリ素子へのアクセスの隙が生じることなく、効率的にテープの情報検索などがおこなえることになる。

【0022】

【実施例】以下、本発明に係る各実施例を、図 1 ないし図 14 を用いて説明する。

【0023】本発明に係る各実施例は、シングルリール型カートリッジのデータレコーダに関する適用例である。また、各実施例で用いるメモリ素子としては、不揮発性半導体記憶素子であって、電氣的にデータ消去、書き込みが可能でデータバックアップの電源が不要な EEP-ROM、または、不揮発性 RAM などを用いることができる。

【0024】【実施例 1】以下、本発明に係る第一の実施例を、図 1 ないし図 8 を用いて説明する。最初に、図 1 ないし図 3 を用いて本発明に係るデータカートリッジから、MT 装置 (Magenetic Tape device) がデータの読みだし書き込みをおこなう場合について説明しよう。図 1 は、本発明に係るデータカートリッジを装着した MT 装置において、磁気テープを引き出す前の、図 2 は、磁気テープの引出中の、図 3 は、磁気テープが巻き取られて、データの読みだし書き込みが始まった以降の、そ

れぞれ平面図である。

【0025】磁気テープ 6 の先端には、リーダーブロック 3 が取り付けられている。取り付け方については、後に詳述する。

【0026】MT 装置のスレッドアーム 4 がこのリーダーブロック 3 をカートリッジ筐体 5 から引き出すことにより、テープ巻き取りリール 1 に巻きついていた磁気テープ 6 が引き出される。

【0027】これは、スレッドアーム 4 の先端には、図 1 に示されていないが、スレッドピン 200 が取り付けられており、リーダーブロック 3 とスレッドピン 200 が係合し、スレッドアーム 4 をカートリッジ筐体 5 から離れる方向に回転することで磁気テープ 6 をカートリッジ筐体 5 から引き出すものである。なお、このときのリーダーブロック 3 とスレッドピン 200 の関係についても、後に詳述する。

【0028】引き続き、図 2 に示されるように、スレッドアーム 4 が、向かって時計回りに回転して、さらに磁気テープを引き出す。

【0029】最後に、スレッドアーム 4 のスレッドピン 200 が、巻き取りリール 2 の中心に行って、リーダーブロック 3 が巻き取りリール 2 の差し込み部分に差し込まれて、それ以降は巻き取りリール 2 が回転することにより、図 3 のルートをたどりながら、磁気テープ 6 を巻き取って、データの読みだし書き込みをおこなう。

【0030】次に、図 4 を用いてリーダーブロック 3 の構造について説明しよう。図 4 は、本発明の第一の実施例に係るリーダーブロック 3 で、メモリブロック 10 を取り外したときの斜視図である。

【0031】メモリブロック 10 の中には、メモリ IC 7 が組み込まれている。そして、メモリブロック側の接続端子 t_m とリーダーブロック側の接続端子 t_r とで、接触して通電するようになっている。なお、メモリ IC 中には、普通、記録日時などのテープの記録情報、テープに記録された中身の検索のためのインデックスなどが記憶されている。

【0032】機構的には、メモリブロック 10 とリーダーブロック 3 は、メモリブロック 10 に設けられた係合突起 303 をリーダーブロック 3 に設けられた係合溝 304 に差し込み、スライドさせて組み合わせる構造となっている。

【0033】リーダーブロック 3 側のストッパ 305 は、メモリブロック 10 とリーダーブロック 3 を組み合わせたときに、メモリブロック 10 が抜けるのを防止するためのものである。メモリブロック 10 の突起 306 は、リーダーブロック 3 の中に差し込まれる。また、リーダーブロック 3 の引っ掛け溝 307 は、リーダーブロック 3 からメモリブロック 10 を取り外す場合に、指などで引っかけて取り外すためのものである。

【0034】ここで、磁気テープ 6 とリーダーブロック 3

の取り付けは、リーダブロック3とメモリブロック10の間に磁気テープ6をはさみ込むことでおこなうことができる。

【0035】そして、リーダブロック3に設けられたメモリブロックはめ込みのための凹部とメモリブロック110の横幅をテープ幅にほぼ等しくするのが、しっかりと、これをはさみ込み、脱着を防止するために望ましい。

【0036】次に、図5を用いてスレダピン200の構造について説明しよう。図5は、スレダピン200を拡大して示した斜視図である。

【0037】これは、上で説明したスレダアーム4の先端に下向きで取り付けられているものである。スレダピン200は、シャフト部201とこれより一回り太い先端部202で構成されている。シャフト部201は、第2の接続端子tIIは、図のように円環形状で、シャフト部分201と同軸上に高さを変えて数個装備されている。この第2の接続端子tIIは、後で説明するように、図4に示されているリーダブロック3にある第1の接続端子tIと電氣的に接続するためのものである。したがって、シャフト部201のその他の部分は、絶縁体の材質であって、図5には示していないが、その内部には、メモリICにあるデータを転送するための配線が施されている。

【0038】次に、図1、図2、図4ないし図6を用いてスレダアーム4でリーダブロック3を引き出しているときのスレダピン200とリーダブロック3の状態とこのときのメモリIC7へのデータのアクセスについて説明しよう。図6は、スレダアーム4でリーダブロック3を引き出しているときのスレダピン200とリーダブロック3の状態を示す斜視図である。

【0039】図1および図2の状態のときには、図6に示されるように、リーダブロック3の窪み部分に、スレダピン200のシャフト部201をグリップさせる。このときに、リーダブロック3側の第1の接続端子tIは、スレダピン200側の第2の接続端子tIIと接触しながら回転するようになっている。

【0040】したがって、図1および図2の状態のときに、メモリブロック10にあるメモリIC7に記憶されたデータの内容が、以下のルートで読みだし書き込み可能になる。

【0041】メモリIC7（メモリブロック10）→ 接続端子tm（メモリブロック10）→ 接続端子tr（リーダブロック3）→ 第1の接続端子tI（リーダブロック3）→ 第2の接続端子tII（スレダピン200）。…〔ルート1〕

次に、図7および図8を用いて本発明に係るデータカートリッジの構造とリーダブロック3がカートリッジ筐体5に収納されているときのメモリIC7へのアクセスについて説明しよう。図7は、本発明に係るデータカート

リッジの平面図である。図8は、特にその配線を分かりやすく示したカートリッジ筐体5の斜視図とリーダブロック3とカートリッジ筐体5側の接続を示した斜視図である。

【0042】本実施例では、IBM3480型シングルリールカートリッジ相当の製品仕様を想定して説明する。

【0043】図7に示すように、リーダブロック3は、カートリッジ筐体5の隅の方に収納される。また、リーダブロック3がカートリッジ筐体5に収納されているときは、外部からは、カートリッジ筐体5に被われて磁気テープ6は見えない構造となっている。

【0044】図7、より分かりやすくは図8の（a）、（b）に示されるように、カートリッジ筐体5の内部には、リーダブロック3の収納部近辺に第4の接続端子tIVがあり、それと対向する角の近辺に第5の接続端子tVがあり、内部で配線14によって電氣的に接続されている。

【0045】一方、図4に示されているように、メモリブロック10は、第3の接続端子tIIIを有する。これによって、リーダブロック3が、カートリッジ筐体5に収納中は、図8（c）に示されるように、リーダブロック3側（実は、メモリブロック10にある）の第3の接続端子tIIIとカートリッジ筐体側の第4の接続端子tIVは、接触して通電できる状況にある。

【0046】したがって、リーダブロック3が、カートリッジ筐体5に収納中されている状態のときに、メモリブロック10にあるメモリIC7に記憶されたデータの内容が、以下のルートで読みだし書き込み可能になる。

【0047】メモリIC7（メモリブロック10）→ 第3の接続端子tIII（メモリブロック10）→ 第4の接続端子tIV（カートリッジ筐体5）→ 第5の接続端子tV（カートリッジ筐体5）。…〔ルート2〕

このようなルートでメモリIC7にアクセスされるのは、図では特に示さなかったが、データカートリッジがライブラリ装置に収納されているときであり、取り出すべきデータカートリッジを検索するときに、このようなアクセスの仕方が有効に利用されることになる。

【0048】なお、第5の接続端子tVは、カートリッジ筐体5をライブラリ装置に装着していないときは、図8（b）の右下に示したように、シャッタ15により保護されている。

【0049】〔実施例2〕以下、図9ないし図11を用いて本発明に係る第二の実施例を説明する。図9は、本発明の第二の実施例に係るリーダブロック3で、メモリブロック10を取り外したときの斜視図である。

【0050】本実施例の大きな特徴は、実施例1の各接続端子の位置を変えたことにある。すなわち、メモリブロック10側の接続端子tmが、メモリブロック10の

側面にきていて、第3の接続端子 t III がリーダブロック 3 の側面にある。メモリブロック 10 側の接続端子 t m は、メモリブロック 10 をリーダブロック 3 にはめ込んだときに、図 9 の方向からは隠れて見えないリーダブロック 3 側の接続端子 t r に接触して通電することになる。そして、このメモリブロック側の接続端子 t m は、リーダブロック側の接続端子 t r と確実に接触するようにバネ構造となっている。また、メモリブロック 10 の外周は、電氣的な防護という観点から、接続端子以外は絶縁体で構成されている。

【0051】ここで、第3の接続端子 t III がリーダブロック 3 の側面に配置されたことに注意されたい。これにより、後に説明するように新たなルートでの IC メモリ 7 のデータのアクセスが可能になる。

【0052】また、接続端子の位置を変えたことに伴って、メモリブロック 10 の形状とそれに関わるリーダブロック 3 の形状も若干異なることとなった。

【0053】実施例 1 と同様に、本実施例でも、メモリブロック 10 に設けられた係合突起 801 をリーダブロック 3 に設けられた係合溝 802 に差し込んで、メモリブロック 10 とリーダブロック 3 をスライドさせて組み合わせるようになっている。そして、メモリブロック 10 のストッパ 803 を、リーダブロック 3 の溝 804 に、はめ込んで両者を固定する。

【0054】メモリブロックの引っかけ溝 806 は、メモリブロック 10 をリーダブロック 3 に固定後に、メモリブロック 10 を外すときに指などを引っかけて取り外すためのものである。

【0055】磁気テープ 6 とリーダブロック 3 の取り付けは、リーダブロック 3 とメモリブロック 10 の間に磁気テープ 6 をはさみ込むことでおこなうのは、実施例 1 と同様である。また、リーダブロック 3 に設けられたメモリブロックはめ込みのための凹部とメモリブロック 10 の横幅はテープ幅にほぼ等しくするのが、磁気テープ 6 の脱着防止のために望ましいのも実施例 1 と同様である。

【0056】次に、この第二の実施例の電氣的な接続という観点から、メモリ IC へのデータのアクセスについて説明しよう。第一の場合として、スレッダアーム 4 でリーダブロック 3 を引き出しているときについては、図 9 のリーダブロック側の第 1 の接続端子 t I の部分の形状が、実施例 1 と同様なことから推測できるように、メモリ IC へアクセスしているときの状態、データのルートも実施例 1 で説明した【ルート 1】と同様である。

【0057】第二の場合として、前に図 3 に示したように、リーダブロック 3 が巻き取りリール 2 に差し込まれ、磁気テープ 6 へのデータの読みだし書き込みが始まった以降に、メモリ IC へアクセスする場合がある。これは、実施例 1 にはなかったもので、本実施例のリーダブロック 3 の構造の特徴を活かしたものである。以下、

これを図 9 および図 10 を用いて説明しよう。図 10 は、本発明の第二の実施例に係る巻き取りリール 2 を構成部分に分解して、やや上方向とやや下方向から見た斜視図である。また、中ほどにスレッダアーム 4 でリーダブロック 3 を差し込む状況も図示している。

【0058】この巻き取りリール 2 は、上から挙げると、上フランジ 904、リールカバー 903、巻き取りリール本体 902、下フランジ 905 で構成されている。巻き取りリール本体 902 には、リーダブロック 3 の差し込み部 906 があり、その側面の一方にリーダブロックを圧着、固定するための突起 901、下面に第 6 の接続端子 t VI が設けられている。このリーダブロックを圧着、固定するための突起 901 は、図 9 に示されている窪み 807 にはめこまれる。また、この第 6 の接続端子 t VI は、接触を良くするため上フランジ方向に弾性付勢されたバネ構造になっている。

【0059】ところで、前に説明した図 3 のように、スレッダアーム 4 によってリーダブロック 3 は、リーダブロック 3 の差し込み部 906 に差し込まれる。

【0060】このとき、スレッダアーム 4 は回転するときの高さより少し下がった所定の位置で固定される。したがって、第 1 の接続端子 t I と第 2 接続端子 t II の接続がはずれ、もはや【ルート 1】でのメモリ IC のアクセスはできないことになる。

【0061】したがって、本実施例ではこのような状態でもメモリ IC へのアクセスを可能にらしめるようにしたものである。

【0062】すなわち、このとき図 10 では見えていないが、リーダブロック 3 の第 3 の接続端子 t III と巻き取りリール本体 902 にある上方向に弾性をもった第 6 の接続端子 t VI が接触して、通電することにより、メモリブロック 10 にあるメモリ IC 7 へアクセス可能になる。つまり、メモリ IC 7 に記憶されたデータの内容が、以下のルートで読みだし書き込み可能になるわけである。

【0063】メモリ IC 7 (メモリブロック 10) → 接続端子 t m (メモリブロック 10) → 接続端子 t r (リーダブロック 3) → 第 3 の接続端子 t III (リーダブロック 3) → 第 6 の接続端子 t VI (巻き取りリール本体 902) .
… 【ルート 3】

なお、巻き取りリール本体 902 の裏側の第 6 の接続端子 t VI は、マシンリールが回転中においてもデータ転送可能でなければならないので、ブラシ構造となっている。さらに、ここではマシンリール回転中におけるデータ転送にブラシ構造を用いる例を説明したがこの他に光伝送、パワー伝送など他のデータ転送可能な手段を用いても良い。また、突起 901 はリーダブロックに設けられた第 3 の端子 t III と巻き取りリールに設けられた第 6 の端子 t VI を圧着させるためのものであり、バネに

より巻き取りリール本体 902 に設けられたリーダブロック係合溝方向に圧着された構造である。このため突出量が変化可能で巻き取りリール 2 のリーダブロック 3 の差し込み部 906 に差し込まれたリーダブロック 3 の引き抜き防止にも用いられている。

【0064】第三の場合として、リーダブロック 3 がカートリッジ筐体 5 に収納されているときにメモリ 7 へアクセスするときである。これを図 11 を用いて説明する。図 11 は、本発明の第二の実施例に係るカートリッジ筐体 5 のリーダブロック 3 の収納部と実際にリーダブ

ロック 3 をそこに収納したときの斜視図である。

【0065】本実施例のこのときのアクセスは、実施例 1 で説明したものとはほぼ同じである。ただ、リーダブロック側の第 3 の接続端子 t III の位置が実施例 1 と異なっているので、これと接続する第 4 の接続端子 t IV のカートリッジ筐体における位置が異なっているに過ぎない。実施例 1 の第 4 の接続端子 t IV のカートリッジ筐体における位置は、カートリッジ筐体の側面であったが、本実施例では、図 11 (a) を見れば分かるように、カートリッジ筐体 5 の底面に配置されている。

【0066】図 11 では示されていないが、カートリッジ筐体 5 の内部には、配線 14 があり、第 4 の接続端子 t IV とこれも図 11 には示されていない第 5 の接続端子 t V を結んでいるのも実施例 1 と同様である。

【0067】そして、リーダブロック 3 がカートリッジ筐体 5 に収納されている状態のときに、メモリブロック 10 にあるメモリ IC 7 が、[ルート 1] のルートでアクセスされることも実施例 1 と同様である。

【0068】〔実施例 3〕以下、図 12 ないし図 14 を用いて本発明に係る第二の実施例を説明する。本実施例も実施例 2 と同様の思想に立脚するものであり、ただリーダブロック 3 とメモリブロック 10 の形状とそれらの結合構造が異なり、それと同時に、実施例 2 で説明した各種の接続端子の位置が異なっているに過ぎない。

【0069】まず、図 12 を用いて本発明の第二の実施例に係るリーダブロック 3 の構造について説明する。図 12 は、本発明の第三の実施例に係るリーダブロック 3 で、メモリブロック 10 を取り外したときの斜視図である。

【0070】実施例 1 と実施例 2 は、リーダブロック 3 にメモリブロック 10 をスライドさせて差し込んだが、本実施例では、図 12 に示されるように、リーダブロック 3 のはめ込み部分 111 にメモリブロック 10 をはめ込んでいる。ただし、実際に、MT 装置で動作しているときは、図 12 に示されている上方は、横面にあたることに注意しよう。また、リーダブロック 3 の引っかけ溝 112 は、リーダブロック 3 からメモリブロック 10 を取り外すためのものである。

【0071】次に、このリーダブロック 3 とメモリブ

ロック 10 の中のメモリ IC 7 は、内部で第 3 の接続端子 t III に接続されているわけであるが、この第 3 の接続端子 t III は、メモリブロック 10 の上部のリーダブロック 3 のヘッドに近い角にあたる部分に、図 12 に示されるように配されている。そして、これをはめ込んだときには、第 3 の接続端子 t III の側面が、リーダブロック 3 側の接続端子 t r に接触するようになっている。すなわち、本実施例では、第 3 の接続端子 t III は、実施例 1 と実施例 2 でメモリブロック側の接続端子 t m と記載した端子の役割もしていることになる。そして、このリーダブロック 3 側の接続端子 t r と第 1 の接続端子 t I とは、図 12 に示される点線のようにリーダブロック 3 の内部で接続されている。第 1 の接続端子 t I の機能と構造は、実施例 1 および実施例 2 で示したものと同様である。本実施例によれば、実施例 1 と実施例 2 と比べて、接続端子の数も少なく、配線も短くできるという利点がある。

【0072】なお、本実施例のリーダブロック 3 では、メモリブロック 10 とで磁気テープ 6 をはさみ込むようにはなっていない。そのためテープを保持するための別の機構が必要になるが、そのためにリーダブロック 3 にメモリブロック 10 を取り付けなくとも、リーダブロック 3 を引き出すことによりテープを引き出すことができる構造を提供できることになる。

【0073】次に、この第三の実施例の電氣的な接続という観点から、メモリ IC へのデータのアクセスについて説明しよう。第一の場合として、スレダアーム 4 でリーダブロック 3 を引き出しているときには、実施例 1 および実施例 2 とほぼ同様であり、リーダブロック 3 の接続端子の構成がやや違うのみである。したがって、メモリ IC へアクセスしているときの状態、データのルートも実施例 1 および実施例 2 で説明した [ルート 1] とほぼ同様の以下の [ルート 1'] になる。

【0074】メモリ IC 7 (メモリブロック 10) → 第 3 の接続端子 t III (メモリブロック 10) → 接続端子 t r (リーダブロック 3) → 第 1 の接続端子 t I (リーダブロック 3) → 第 2 の接続端子 t II (スレダピン 200) … [ルート 1']

第二の場合のリーダブロック 3 が巻き取りリール 2 に差し込まれ、磁気テープ 6 へのデータの読みだし書き込みが始まった以降にメモリ IC へアクセスする場合も、実施例 2 とほぼ同様である。以下、これを図 12 および図 13 を用いて説明しよう。図 13 は、本発明の第三の実施例に係る巻き取りリール 2 を構成部分に分解して、やや上方向とやや下方向から見た斜視図である。また、中ほどにスレダアーム 4 でリーダブロック 3 を差し込む状況も図示していることは、実施例 2 と同様である。

【0075】この実施例は、実施例 2 と比べて異なるのは、巻き取りリール本体 902 にあるリーダブロック 3 の差し込み部分 906 に配される第 6 の接続端子 t VI が

突起 901 のある側面に設けられていることのみである。これが、メモリブロック 10 にある第 3 の接続端子 tIII と接触することになる。したがって、メモリ IC へアクセスしているときの状態、データのルートも実施例 2 で説明した [ルート 3] に比べて、かなり簡易な以下の [ルート 3'] になる。

【0076】メモリ IC 7 (メモリブロック 10) →
第 3 の接続端子 tIII (メモリブロック 10) →
第 6 の接続端子 tVI (巻き取りリール本体 902) . . .
[ルート 3']

なお、第 6 の接続端子 tVI は、第 3 の接続端子 tIII と接触を良くするためリードブロック 3 の差し込み部 906 の内部方向に弾性付勢したバネ構造になっている。また、突起 121 は、第 3 の接続端子 tIII と第 6 の接続端子 tVI とを圧着させるためのものであり、バネによりリードブロック 3 の差し込み部 906 の内部方向に弾性付勢されていることは、実施例 2 と同様である。

【0077】第三の場合であるリーダブロック 3 がカートリッジ筐体 5 に収納されているときにメモリ 7 へアクセスするときのについては、実施例 1 および実施例 2 で説明したものとはほぼ同様である。この場合も、第 3 の接続端子 tIII の位置が異なっていることにより、構造上の相違がでるに過ぎない。以下これを、図 14 を用いて説明しよう。図 14 は、本発明の第三の実施例に係るカートリッジ筐体 5 のリーダブロック 3 の収納部と実際にリーダブロック 3 をそこに収納したときの斜視図である。

【0078】本実施例の特徴は、リーダブロック 3 の収納部の奥に、接続のための面 15 が設けられ、ここに第 4 の接続端子 IV が配されていることである。この第 4 の接続端子 IV が内部の配線 14 によって第 5 の接続端子 V と結ばれていることは、実施例 1 および実施例 2 と同様である。そして、メモリ IC へアクセスしているときの状態、データのルートも実施例 1 および実施例 2 で説明した [ルート 2] と同様である。

【0079】以上、本発明の実施例を 3 種類挙げたが、本発明は、上記のように MT のデータカートリッジに限定されることなく、当然、各実施例で説明したリードブロックの形状のような構造を持った各種のカートリッジに適用可能である。

【0080】

【発明の効果】本発明によれば、カートリッジに半導体メモリを実装する場合において、その半導体メモリの接続端子を物理的および電氣的に保護し、しかも、カートリッジ筐体の設計変更やその構造の複雑化を招くことなく、安価に製造可能なデータカートリッジおよびその駆動装置を提供することができる。

【図面の簡単な説明】

【図 1】本発明に係るデータカートリッジを装着した MT 装置において、磁気テープを引き出す前の平面図であ

る。

【図 2】本発明に係るデータカートリッジを装着した MT 装置において、磁気テープの引出中の平面図である。

【図 3】本発明に係るデータカートリッジを装着した MT 装置において、磁気テープが巻き取られて、データの読みだし書き込みが始まった以降の平面図である。

【図 4】本発明の第一の実施例に係るリーダブロック 3 で、メモリブロック 6 を取りはずしたときの斜視図である。

10 【図 5】スレダピン 200 を拡大して示した斜視図である。

【図 6】スレダアーム 4 でリーダブロック 3 を引き出しているときのスレダピン 200 とリーダブロック 3 の状態を示す斜視図である。

【図 7】本発明に係るデータカートリッジの平面図である。

【図 8】特にその配線を分かりやすく示したカートリッジ筐体 5 の斜視図とリーダブロック 3 とカートリッジ筐体 5 側の接続を示した斜視図である。

20 【図 9】本発明の第二の実施例に係るリーダブロック 3 で、メモリブロック 6 を取りはずしたときの斜視図である。

【図 10】本発明の第二の実施例に係る巻き取りリール 2 を構成部分に分解して、やや上方向とやや下方向から見た斜視図である。

【図 11】本発明の第二の実施例に係るカートリッジ筐体 5 のリーダブロック 3 の収納部と実際にリーダブロック 3 をそこに収納したときの斜視図である。

30 【図 12】本発明の第三の実施例に係るリーダブロック 3 で、メモリブロック 10 を取りはずしたときの斜視図である。

【図 13】本発明の第三の実施例に係る巻き取りリール 2 を構成部分に分解して、やや上方向とやや下方向から見た斜視図である。

【図 14】本発明の第三の実施例に係るカートリッジ筐体 5 のリーダブロック 3 の収納部と実際にリーダブロック 3 をそこに収納したときの斜視図である。

【符号の説明】

1…テープ巻き取りリール、2…巻き取りリール、3…リーダブロック、4…スレダアーム、5…カートリッジ筐体、6…磁気テープ。200…スレダピン、201…シャフト部、202…先端部。7…メモリ IC、10…メモリブロック、303…係合突起、304…係合溝、305…ストッパ、306…突起部、307…引っかけ溝。14…配線。801…係合突起、802…係合溝、803…ストッパ、804…溝、806…引っかけ溝、807…窪み。901…突起、902…巻き取りリール本体、903…リールカバー、904…上フランジ、905…下フランジ、906…差し込み部。111…はめこみ部分、112…引っかけ溝。15…接続のた

15

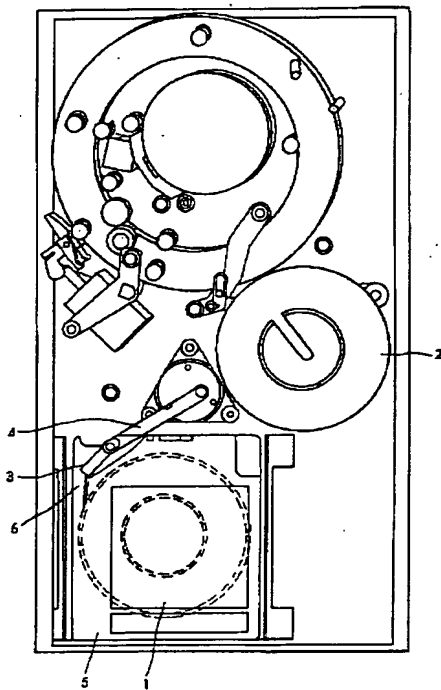
めの面。tI…第1の接続端子（リーダブロック）、tII…第2の接続端子（スレッドピン）、tIII…第3の接続端子（メモリブロックまたはリーダブロック）、tIV…第4の接続端子（カートリッジ筐体）、tV…第5の

16

接続端子（カートリッジ筐体）、tVI…第6の接続端子（巻き取りリール本体）、tVI'…第6'の接続端子（巻き取りリール本体）。tm…接続端子（メモリブロック）、tr…接続端子（リーダブロック）。

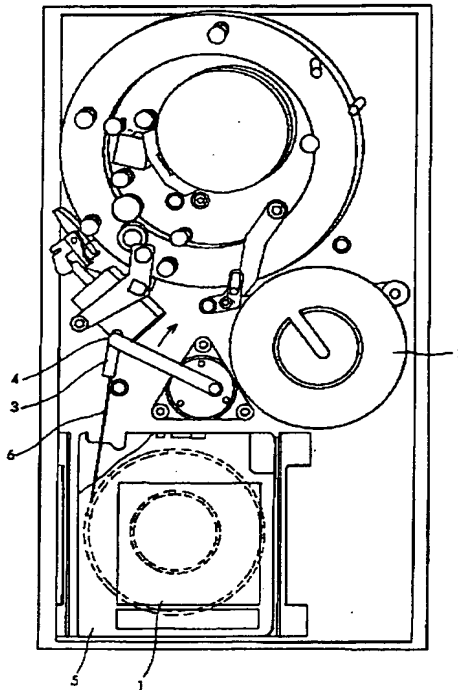
【図1】

図 1



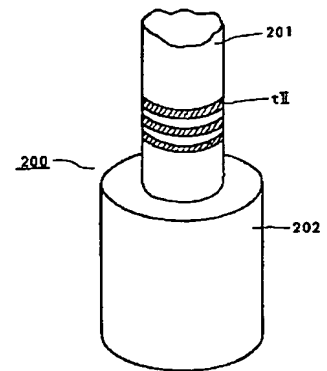
【図2】

図 2



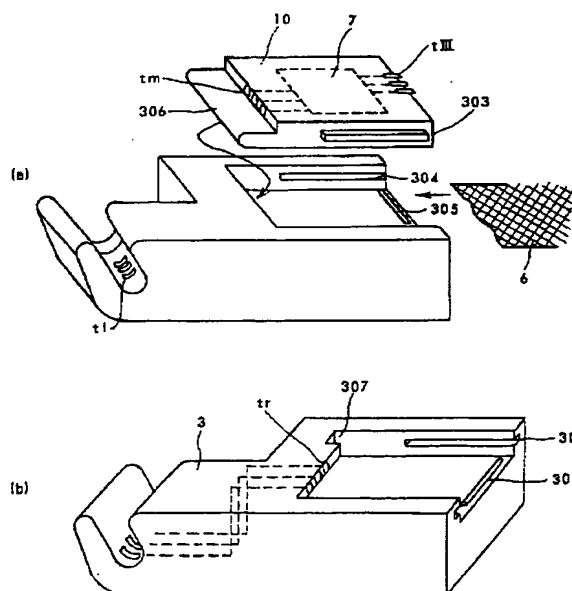
【図5】

図 5



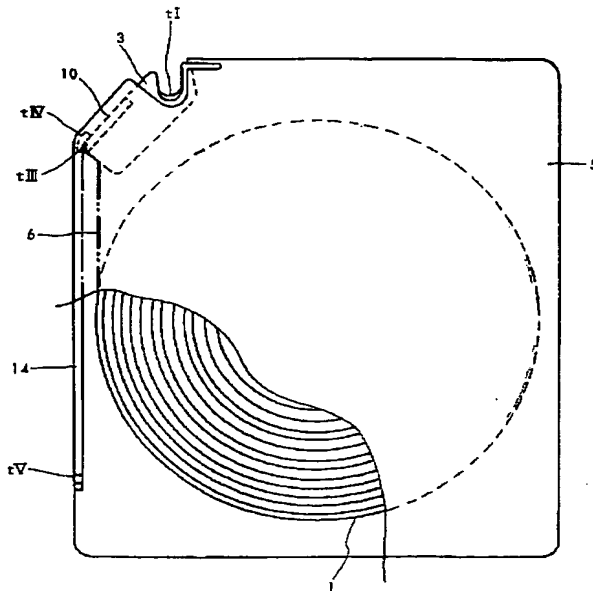
【図4】

図 4



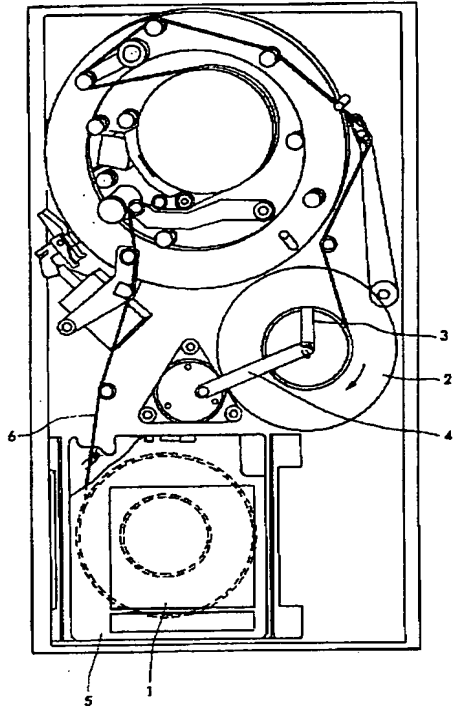
【図7】

図 7



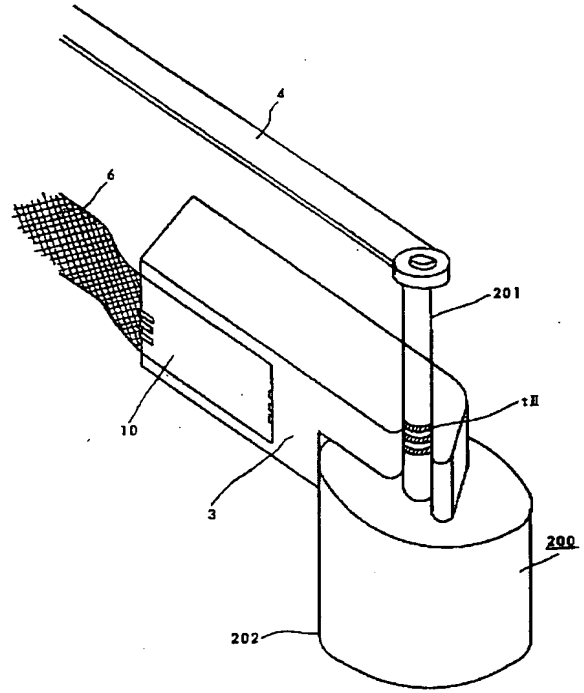
【図 3】

図 3



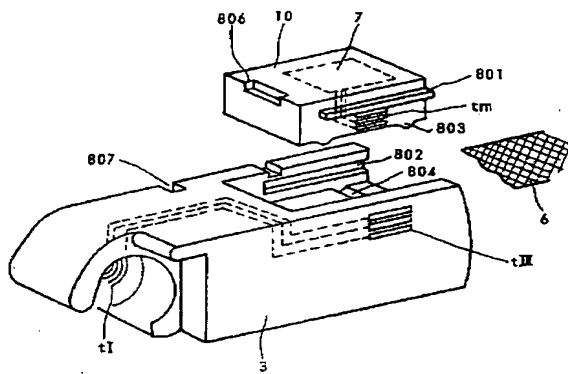
【図 6】

図 6



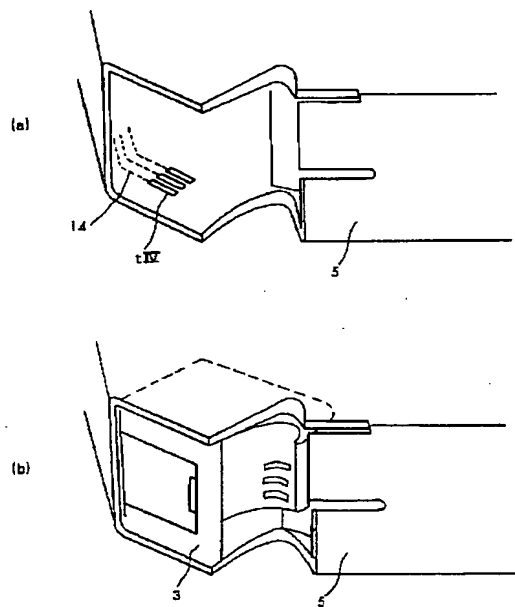
【図 9】

図 9



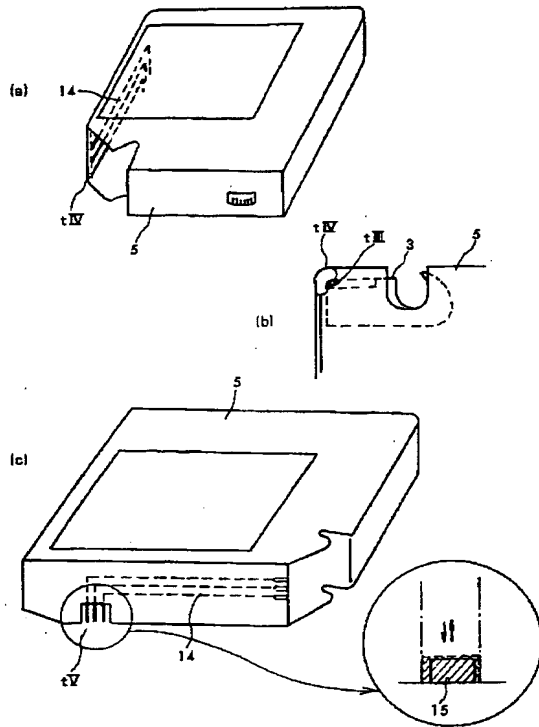
【図 11】

図 11



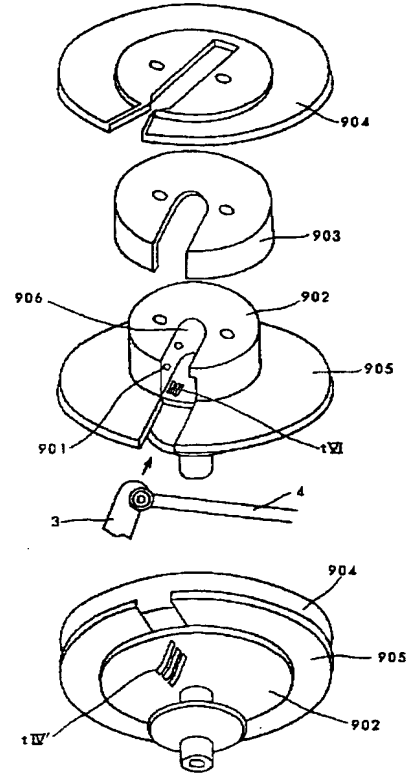
【図8】

図 8



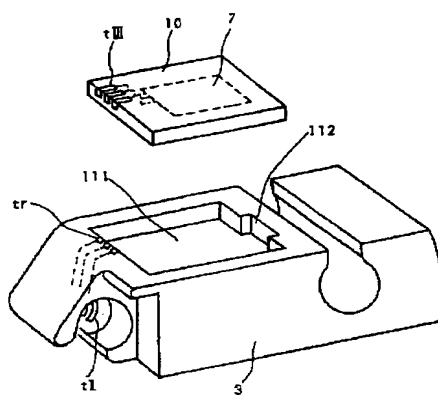
【図10】

図 10



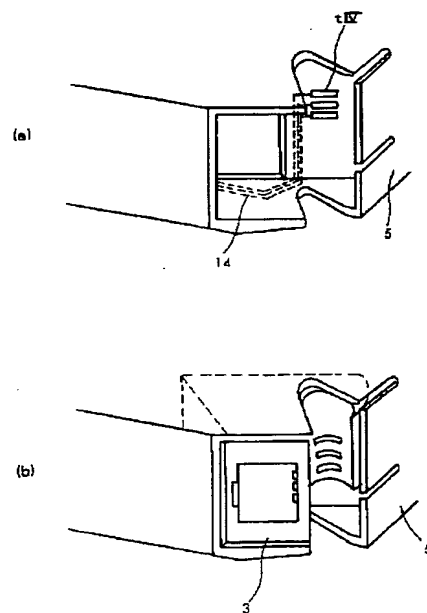
【図12】

図 12



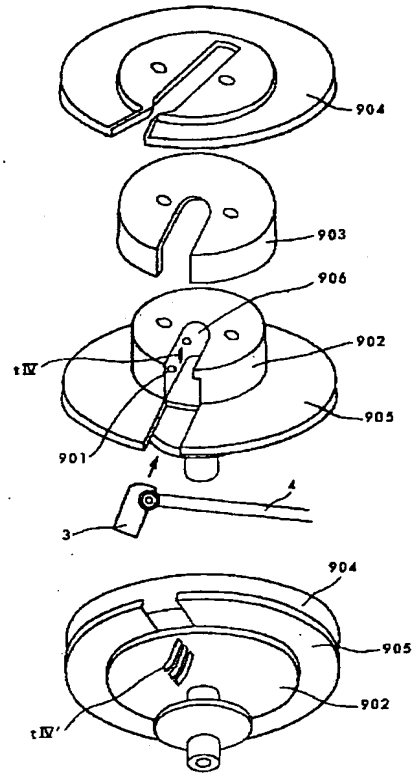
【図14】

図 14



【図13】

図 13



This Page is inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images problems checked, please do not report the problems to the IFW Image Problem Mailbox